

製造装置の開発 なくして ICの発展はなかった

20世紀エレクトロニクスの歩み (14)

半導体シリーズ7回目の今回は、
半導体製造装置開発の足跡をたどる。

新しく「トランジスタ」というものが登場したころ、
当然、製造装置も半導体メーカーが
自前でそろえなければならなかった。

しかも、製造方法が成長型から合金型へ、
そして拡散型へと目まぐるしく変わっていく。
そのたびに製造装置も新規に開発しなければならない。
こうした努力を積み重ねた結果、半導体産業は
どんどん成長し、基幹産業と位置づけられていく。

そして半導体摩擦が起こる。(本誌)

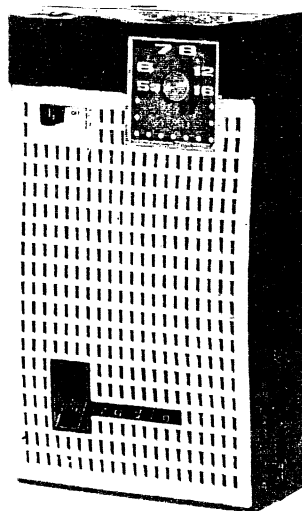
講座 Seminar

相良 岩男

KOA 顧問

相良岩男（さがら いわお）氏
1956年東京理科大学理学部 物理学
科卒。同年沖電気工業入社。IC開発
に従事。1990年ED事業部・電子応
用技術部 技師長で退職し、KOA 常
務取締役役に就任。1996年6月に現職。

ラジオの歴史は1996年4月8日号
(no.659) に、テレビは1996年4月
22日号 (no.660) と1996年5月20日
号 (no.662) に、電話は1996年8月
19日号 (no.668) と1996年9月9日
号 (no.670) に、電子回路は1996年9
月23日号 (no.671) と1997年1月6
日号 (no.679) に掲載した。半導体
の歴史の1回目は1997年6月2日号
(no.690)、2回目は1997年7月14日
号 (no.694)、3回目は1997年7月28
日号 (no.695)、4回目は1997年8月
18日号 (no.696)、5回目は1997年9
月8日号 (no.698)、6回目は1997年
9月22日号 (no.699) に掲載した。



画期的な能動素子——接合トランジスタが発明された1950年ころ、最初の接合トランジスタは成長型で作られていた^{注1)}。その当時、成長型接合トランジスタを作る装置が、すでに実在していたわけではない。暗中模索のなかで、半導体技術者が知恵を絞りながら製造装置作りにも取り組んでいたのである。

なにしろ、どのようにして不純物がにじみ出ないルツボを作るか、どのようにして温度を精度良く制御するかなど、どれ一つとってもこれまでにない技術を確立しなければならない。

やがて接合トランジスタは、成長型から合金型へ、さらに拡散型へ、構造もメサからプレーナへと変わっていった。さらにICの回路規模もSSIC (small scale integrated circuit) から、MSI (medium scale integrated circuit)、そしてLSI (large scale integrated circuit) へと大きくなっていったのである。

そこには常に、乗り越えなければならない壁、つまりどうやって製造するかという壁があった。

製造装置は自社で作るしかない

W.ショックレーが考案した接合トランジスタがちゃんと動作す

注1) ここでいうトランジスタは、特に断わらない限りバイポーラ・トランジスタである。バイポーラ・トランジスタは3端子で、それぞれコレクタ、ベース、エミッタと呼ぶ。npnトランジスタの場合、電流はコレクタからベースを流れてエミッタへと流れる。この電流をベース電流で制御する。わずかなベース電流で、コレクタ・エミッタ間の大きな電流を制御できる。この電流の比を電流増幅率という。

ることは、1951年ころに確認された。試作したトランジスタは成長型だった。成長型接合トランジスタのベース幅は、非常に薄くしなければ良い特性が得られない。ところが、薄くすると外部にリード線を引き出すことがきわめて難しくなる。このため、成長型接合トランジスタは量産に向かないと考えられていた。

このような問題を解決するために登場したのが合金型接合トランジスタである。このトランジスタは、薄いGe (ゲルマニウム) ペレットの両側をIn (インジウム) によって合金化して作る。合金化するときにはボール状のInを使うが、その大きさはエミッタ側よりもコレクタ側のほうを若干大きくする。米RCA社がこの特許を取得している。米国では当時、この製造技術が主流になりかけていた。だが、合金型トランジスタは高周波特性が良くなかった。

トランジスタ・ラジオを製品化しようと考えていた東京通信工業 (東通工、現ソニー) は、合金型トランジスタの周波数特性ではラジオには使えないと判断し、あえて困難な成長型トランジスタの量産化に挑戦したのである。大変な努力を重ねながら、成長させるための製造装置を自ら開発し、ついに量産化に成功した。これを用いたトランジスタ・ラジオ「TR-52」は1955年1月に製品化されている (p.331の写真、写真提供はソニー)。

一方、合金型トランジスタを量産化するために、米ウエスタン・エレクトリック社、RCA社、米

TI (テキサス・インスツルメンツ) 社などは、半導体工場内にマシン・ショップを組織し、半導体製造装置の開発に猛烈に力を入れ始めた。なにせ半導体の製造装置なんて、世の中に存在しないのだから仕方がない。

日本の半導体メーカーは、この動きを敏感に察知し、このままでは米国の半導体産業に決定的に遅れてしまうという危機感を募らせ、競ってRCA社などとの技術提携に走り、トランジスタの製造方法や、製造装置作り、およびそのノウハウ獲得に努めた。

このノウハウを基に自ら製造装置の開発に当たったのである。現在では、製造装置を自分で開発する半導体技術者はきわめて少ないだろう。当時は何もかも技術者が自分でやらなければならなかった。いまの半導体技術者には信じられないだろう。

だが、いまでもこういったことはあるはずだ。世の中にない新しいものを作ろうと思えば、その製造装置や評価装置も自分で開発しなければならないのだ。

日本のペレット選別機が世界制覇

1955年ころから、米国や日本では半導体関連装置を事業化しようという動きが出てきた。米BTU社は1100℃の合金炉を開発している。このほか、Geなどの高純度物質そのものや、そういった物質を作る装置、ウエーハを切断するダイヤモンド・ホイールなどが売り出された。

ここに注目したのが、日本の輸入商社である兼松江商 (現在の兼

松セミコンダクタ)や、日商岩井、丸紅飯田(1972年から丸紅)、住商(住友商事)などである。早速、半導体関連物質や、その製造装置を日本へ輸入し始めている。東京エレクトロンが東京放送ビルディングの一角に誕生したのは、1963年のことである。

1957年ころになると、日本でも国際電気(国際電信電話(KDD))から分離独立)がGeの単結晶引き上げ装置を、島田理科がGeトランジスタのキャップ用超音波洗浄装置やGeペレットの超音波切断装置を製作するようになった。

このなかで東京精機のGeペレットの厚み選別装置は非常に優れた装置だった。この製品は世界市場を制覇し、日本の精密技術のレベルの高さを世界に示したのである。なんと1 μ m単位でペレットの厚さを選別し分類できた。この装置を使ってペレットの厚さをモニタし、合金炉の処理条件を変えれば、歩留まりを高めることができる。

信頼性が問題に

当時、Geトランジスタ・チップの表面はなんの保護もされていなかったため、表面が不安定で湿度の変化に対して弱かった。これを保護するため金属キャップ・ケースにドライ空気(湿気のない乾燥した空気)またはN₂ガスを入れて気密封止していた。「TO-1パッケージによるハーメチック・シール」と呼んでいた。TOは“transistor outline”の略である。

問題だったのが封入の確実さだ。これをチェックする装置とし

て1959年当時に注目されたのが放射性物質を使った「ラジフロ・リーク・ディテクタ」や、Heガスを使った米ビーコ社の「Heディテクタ」などである。こういった装置はSi(シリコン)を材料としたメサ型トランジスタの時代まで使われていた。

このほか簡便な方法として赤いインク状の「レッド・チェック・テスト」もあった。電子交換機向けに信頼性の高いトランジスタを開発したいということで、多くの半導体メーカーがしのぎを削っていたころのことである。

合金型から拡散型へと激変

トランジスタの需要が増えるにつれ、問題点が顕在化してきた。まず、合金型トランジスタは成長型トランジスタよりも特性は良いが、量産に適さないということ。特性が良いといっても、高周波特性には不満があった。

こういった問題を解決しようと開発されたのが1959年ころに登場した拡散型トランジスタである。拡散型トランジスタは、当初、メサ構造だった。材料がまだGeだった時代である。拡散型の登場によって製造技術も一変した。当然、製造装置も新たに開発された。

ここで初めて、合金型トランジスタでは実現し得なかったバッチ処理、つまり大量生産が可能となったのである^{注2)}。拡散型トランジスタの製造工程の大きな特徴は、バッチ処理への写真技法の導

入である。これによって直径3インチ(1インチは2.54cm)のGeウエーハ上に数百個のトランジスタを一気に形成できるようになった。このウエーハを切って、1個1個のトランジスタを分離するわけだ。画期的な製造技術が誕生したのである。

このころ新しく登場してきた半導体製造装置は実に多岐にわたる。製造工程ごとにまとめてみよう。

まず初めが拡散装置。GeやSiのウエーハに、p型あるいはn型の不純物を熱によって拡散させていく装置である。米リンドバーク社から分離して設立された米サームコ社が「ベースセッタI」を開発し、販売し始めた。この装置は1964年ころから日本へも輸入された。やがて日本では合弁会社のテル・サームコが誕生している。日本メーカーでは国際電気が作り始めている。

次が露光装置である。ベース層の拡散がすんだウエーハ上にエミッタ領域や電極を作るための露光用マスクの製造装置である。米デビッドマン社(現在のGAC社)が、日本光学から解像度の高いレンズを購入し、エミッタ領域やベース領域を形成するのに用いるマスクの原画用露光装置(パターン・ジェネレータ)を開発した。これを縮小投影してICのマスクを作っていく。

このマスクを用いてGeウエーハ上にICのパターンを焼き付け、現像する。まず、感光材であるレジストが問題になった。高解像度のレジストは日本ではまだ製造し

注2) 複数のウエーハをまとめて、拡散などの一括処理をすることをバッチ処理という。大量生産しやすくなる。

ているメーカーがなく、米イーストマン・コダック社の製品「KPR」を輸入していた。

このレジストをGeウエーハ上に $1\mu\text{m} \pm 2\text{nm}$ くらいの厚さで均一にスピナーで塗布したのち、レジストを乾かして、その上にマスクを乗せて露光・現像する。露光装置は1966年ころに米エレクトロガラス社が密着露光のマスク・アライナを開発し、日本にも輸入された。1970年ころからは米キヤスパー社の製品が輸入されている。ICの設計ルールが $5\mu\text{m}$ の時代だ。

この露光装置が、いかに微細パターンを作れるかという技術の鍵を握っているのである。1955年～1960年から、露光するためのイエロー・ルーム^{注3)}、ゴミの出ないクリーン・ベンチやクリーン・ルームが登場している。

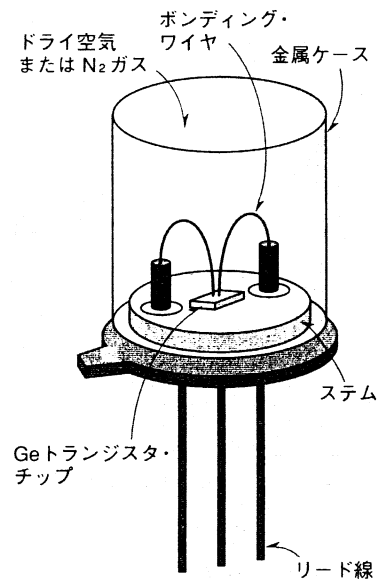
最後が、ウエット・エッチング装置、レジスト処理装置、洗浄装置などである。ウエット・エッチングは大日本スクリーンがいち早く手掛けている。ここまでの処理が、いわゆる前処理工程である。

紫色の疫病がはびこる

前処理工程が終わった3インチ・ウエーハ上には数百個のトランジスタが形成されている。これをプローブ・テストで1個1個について良否を判定しなければならない。ウエーハ・プローバ^{注4)}も測定器も初めは、どの半導体メー

注3) ウエーハ上に回路パターンの露光をする部屋。黄色の蛍光灯で照明されているため、イエロー・ルームと呼ばれている。露光剤が黄色の光に反応しないからである。

図1 パッケージに入れるためのダイ・ボンディング
トランジスタ・チップ(ダイ)をパッケージに着け、ドライ空気や N_2 ガスで気密封止する。チップをステムに着けることをダイ・ボンディングという。



カも自社製だった。

やがて東京精機は1964年にウエーハ・プローバとスライシング装置を発売した。次に、このウエーハをスクライプ装置^{注5)}でダイヤモンド・ソーを用いてチップの形状に切断する。このチップをステムにダイ・ボンディングしたあと、気密封止する(図1)。日本のスクライプ装置メーカーではディスコが有名になる。

封止したトランジスタを測定して、良品のみを出荷する。これを後処理工程と呼ぶ。

ダイ・ボンダやワイヤ・ボンダなど一連の装置を1959年ころから製品化していたのが米キューリック&ソファール社である。いずれの装置もまもなく日本にも輸入された。ワイヤ・ボンダとして

注4) ウエーハ・プローバは、トランジスタ(またはIC)を形成するための処理が終わったウエーハ上の1個1個のトランジスタ(IC)に探針し良品と不良品とを区別するための装置である。

1962年に始めてAu(金)線のネールヘッド(クギの頭のような形状)・ワイヤ・ボンダが輸入されている。非常に作業しやすく重宝がられていた。

そのころ突如、大問題が発生したのである。

1965年ころ、 200°C で96時間の高温寿命試験を行なうと、試験の最中にチップ上のAlとワイヤ・ボンドのAu線が反応し、紫色の悪疫(パープル・プレイグ AuAl^2)が発生するのである。これは絶縁物なので、断線状態になるという。

高温寿命試験が重視されたのは、電子交換機用電子部品の寿命が40年保証を前提としていたからだ。当時、電話交換機の開発は、機械リレーを用いたクロスバ交換機からトランジスタを利用した電子交換機へとシフトし始めてい

注5) スクライプ装置は、ウエーハからチップを切り取るためにダイヤモンド・ソーで引っかき傷をつける装置。この傷にそって割ればチップを分離できる。

た。

ここで登場したのが超音波を使うAl線のワイヤ・ボンダだった。これを製品化したのが海上電機である。

一方、ケースのリード線にSn（スズ）メッキやハンダ・メッキに代えてAg（銀）メッキを使う動きがあったが、このとき問題となったのがAgのマイグレーション^{注6)}だった。湿度と電圧によってAgの原子が動き、リード間を短絡してしまうのである。またSnはホイスカ（ひげ状の線）を作ってしまうので、キャップの中を短絡させる可能性があることがわかってきた。

このような問題を一つひとつ克服しながら、トランジスタは信頼性を向上させていった。やがてメ

サ型トランジスタの材料はGeからSiへと変わっていく。

雪のごとくSiを積もらせる

1958年にプレーナ型トランジスタが、1960年にはエピタキシャル成長で作ったプレーナ型トランジスタが登場してきた。プレーナ構造を実現するために、画期的ともいえる新しい製造技術が開発され、これを支える製造装置も続々と開発されている。まさにIC誕生前夜にふさわしく、製造技術の開発も着々と整ってきていた。

エピタキシャル成長技術の進展についてみてみよう。

小さな抵抗値をもつSiウエーハ上に、高抵抗値のSiをエピタキシャル成長によって形成していく——まるで雪を氷の上に積もらせ、これを結晶化させるように…。

エピタキシャル成長は、 SiCl_4 （4塩化珪素）と H_2 の混合ガスを1200℃くらいに加熱したSiウエ

ーハに流すだけで実現できる。Siガスの場合には、Siウエーハの上に積もると、自然にSiウエーハの結晶軸と同じ結晶軸になるのである。これがトランジスタの特性にどう影響するかというと、コレクタ耐圧を犠牲にしないで、コレクタ飽和電圧を飛躍的に低くすることができる。

その後、混合ガスは、 SiCl_4 からトリクロロシランへ、さらにモノシランというように代わっていった（下掲の「危険きわまりない半導体材料をうまく使え」参照）。

このガスの中に微量の PH_3 とか B_2H_6 を入れると、P（リン）やB（ボロン）がドーピングされ、Siをn型やp型にすることができる。

米AMT社がエピタキシャル成長装置を発売したのは1960年だった。早くも1年後の1961年には国際電気がSiエピタキシャル成長装置を発売している。

このころ、エピタキシャル層を作るときに使うサセプタなどの素

注6) マイグレーションは原子の移動という意味。金属は水に触れるとごくわずかに原子が溶け出す。溶けた原子は、電界によって移動するため、電極間を短絡させることがある。溶け出して移動する現象をマイグレーションと呼ぶ。Agはその傾向が強い。

危険きわまりない半導体材料をうまく使え

素晴らしい性能を発揮するトランジスタやICは、裏を返せば猛毒と危険のなかから作り出されているといえる。

きわめて優れた特性をもつものは、半面、きわめて危険な部分も持ち合わせているのが「自然」の摂理というものなのだろう。人間が作りだしたフロン・ガスや原子力はその例といえるかもしれない。生かすも殺すも、

人間の使い方次第なのである。

その一つに、Siのエピタキシャル成長に用いるモノシランがある。これは「そんな物知らん」という意味にもとれそうで、一般にはまったくなじみのないガスだ。

実は、シランガスは空気に触れただけでも自然に発火してしまうという危険なガスである。この排気ガスによって工場火災

を起こすなど、重大事故が発生したこともある。モノシランを大量の N_2 ガスで希釈するなど、半導体メーカーは排気ガスの処理に細心の注意を払っている。

H_2 ガスも大変危ない。危険物はこれだけに留まらない。不純物として使うAs（ヒ素）など骸骨マークの書かれた危険な薬品が目白押しであることを忘れてはならない。

材の純度をいかに高くするかが最大の問題だった。ちなみに、こういった素材は主として米国から輸入されている。米国ではすでに原子力用にこれらの素材が開発されていたのだ。

1975年ころになると、高純度素材の開発がようやく日本でも進められるようになった。やがてエピタキシャル成長装置の市場に多くのメーカーが参入してきたのである。

膜を形成する新しい技術が登場

従来は、熱酸化のみによってSiウエーハ上にSiO₂膜を作っていた。これに対してエピタキシャル成長するために新しく開発した方法は、原料となるガスをSiウエーハ上に流して化学反応を起こさせ、SiO₂や、Si₃N₄、PSG、多結晶Siなどの薄膜をSiウエーハ上に形成することができる。この成長方法を「CVD (chemical vapor deposition: 化学的気相成長)」と呼ぶ(図2)。

CVD装置は米アプライド・マテリアル社が1965年に開発した。日本では1970年に国際電気が製品化している。いずれも常圧CVDだったが、その後、1971年に減圧CVDが、1978年にはプラズマCVDが登場している。

減圧CVDは均一性のある膜を、プラズマCVDでは低温で品質の高いSiO₂膜を形成できる。

現在は、従来の熱酸化による方法とCVDの両方が用いられ、絶縁膜やパッシベーション(保護)膜などにも使われるようになった。

不純物を打ち込む

トランジスタを作るには所望の不純物を拡散させて、p型やn型に変えなければならない。これを「ドーピング」という。

当初は、この処理を拡散炉で行っていた。ドーピングの不純物材料は、当初は固体を使っていたが、その後、液体に、さらにガスへと変わった。この処理方法は、高温にするため「熱拡散」と呼んでいる。だが、この方法では高濃度にすることが難しかった。トランジスタの特性を改善するためには高濃度にしたほうが良い。

これに対し、まったく新しい方法が考案された。「イオン打ち込み(インプランテーション)技術」という。イオン注入とか、俗称で単にインプラということもある。

これを開発したのが日立製作所で粒子加速器を研究していた人たちだ。1963年、半導体向けに応用したのがこの製造装置の始まりのようである。

原理は、まず注入すべき不純物をイオン化したのち、数十kV～100kVの電圧で加速しビームにして、Siウエーハ上に打ち込んでいく。そのあと、アニール(焼鈍)することで不純物を拡散させる。ドーズ量は、イオン・ビーム電流の大きさに依存する^{注7)}。

そしてイオン・ビームの大電流化に向けて開発競争が始まった。米国のアクセレータズ社、エクストリオン社、ビーコ社、リントット社に続いて、バリアン社が日本市場に向けてイオン注入装置の販

売を開始した。日本では1975年に日本真空技術がエクストリオン社のライセンスの下に製品化している。

ただし、イオン注入装置はゴミが出やすく、かつ悪臭が漂う。とはいえ、これに勝るドーピング装置はない。まずMOSトランジスタのしきい電圧V_tの制御に使われた。

このほかの製造技術では、SiO₂膜やAl配線を形成するための真空蒸着やスパッタ蒸着といった方法が開発されている。スパッタ技術は1966年にIBM社が発表した。日本では日電バリアン(1979年から日電アネルバに変更)がスパッタ装置を製品化し販売を始めた。スパッタ蒸着を「PVD (physical vapor deposition: 物理蒸着) 法」という。

しかし、スパッタは単位時間当たりの成長速度が遅かった。そこで、米VTS社はプレーナ・マグネトロン方式を1975年に開発し、1 μm/分と高速化できたことによってAl配線の形成が容易になったのである。

その後、バリアン社は、電子ビームをスパッタ源にしたSガン・スパッタを1976年に開発した。スパッタ技術はより使いやすくなった。

エッチングにも新技術が

次はエッチング(化学腐食)である。エッチングは、化学溶液による化学反応によって多結晶Si、SiO₂、Si₃N₄、Al膜などを除去することである。これを「ウェット・エッチング」と呼ぶ。

注7) ドーズ量とは、単位面積当たりのイオンの総量のこと。

だが微細化とともに、切れ（精度）が良くない、微小な穴に薬品が残る、環境汚染の原因になる、といった問題が発生してきたため、新しい方法が模索されていた。

実は、1972年、米IPC社はプラズマ・アッシャ装置を開発している。これはパターン露光のときに用いたレジストを炭化し除去するときに用いる。この原理を応用し

て日本バリアンはRIE（reactive ion etching）法を開発した。「ドライ・エッチング」という。IBM社がこの技術に注目したという。やがて日本バリアンが1974年

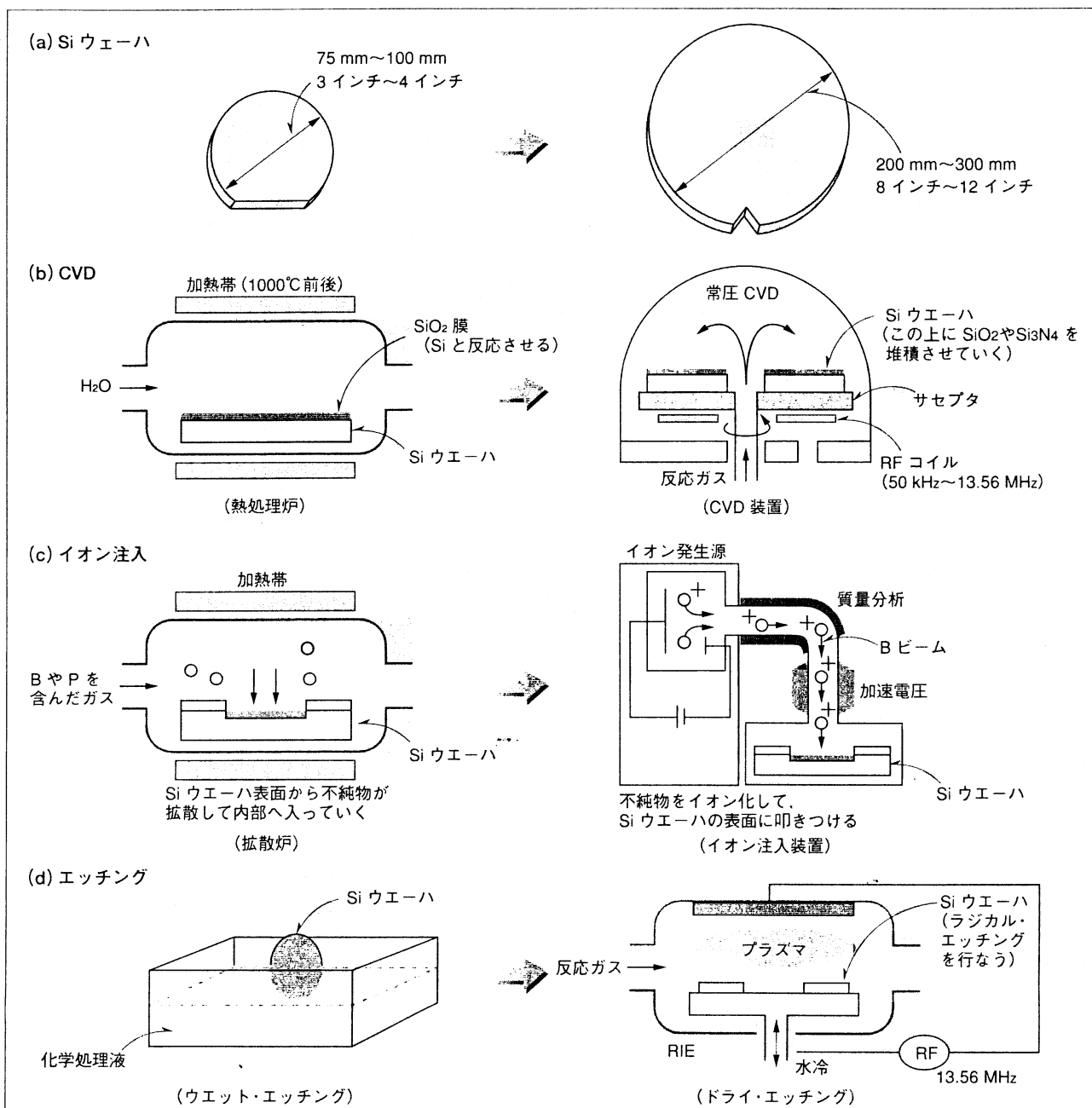


図2 製造装置が次々と開発され半導体の進歩を支えた

米アプライド・マテリアル社は、1965年にCVD装置を開発した(b)。図は常圧CVD。このほかに減圧CVDやプラズマCVDがある。1963年には日立製作所が粒子加速器の技術を応用してイオン注入装置を開発している(c)。Siをn型あるいはp型にするための不純物、たとえばB（ボロン）やP（リン）をイオン化してSi基板に打ち込む。こののちアニールすればよい。(d)の右図に示すドライ・エッチング法を考えたのは日本バリアンである。

に世界で始めて、RIE装置の販売を開始した。このエッチング法の開発によって半導体の微細加工技術が飛躍的に向上したのである。

パッケージも大きく姿を変える

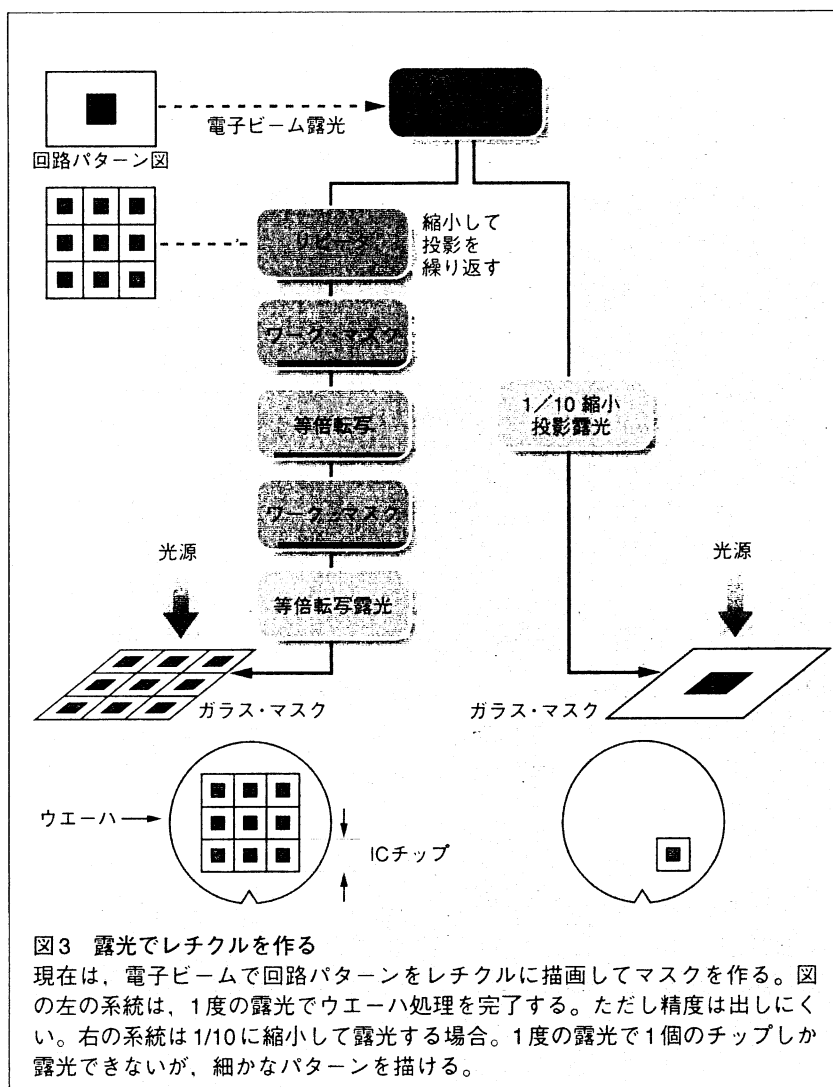
Geトランジスタ時代のパッケージは、気密封止のタイプだった。N₂ガスやドライ空気を詰めていた。

その後、Siのプレーナ型トランジスタやICが登場する時代になると、パッケージも大きく様変わりする。N₂ガスやドライ空気に代わって、モールドするタイプになった。初期のころ、モールド材料には、エポキシ・レジンが適するか、シリコン樹脂かで議論されていたが、エポキシ・レジンが主流となっていく。1960年ころは米ハル社のモールド装置が有名で、日本でも使われていた。

このモールド材料にも問題が発生する。モールドの充填料として入れたシリカが問題になった。エポキシやシリカには、Naが入っていたため、これがICの歩留まりを落とした。そこでNaの含有量を減らす努力がされている。のちに、半導体メモリのデータを破壊するとして放射性同位元素も問題となった。

市場をみると、いまでは樹脂材料に関して日本が世界の生産基地となっており、ほぼ独占状態にある。

そこへ1995年の事故が起こったのである。最大の樹脂材料メーカーの工場で火災が発生し、工場が稼働できなくなった。これによって供給量が減り、半導体メーカーが



材料の入手に奔走するということがあった。

IC発展の鍵を握った原画作り

ICは、電子回路のパターン^{注8)}に従って作ったマスクを原画とし、レジスト（感光剤）を表面に塗布したSiウエーハ上にこのマスクを乗せて露光していく。この原画を「レチクル」という。レチ

注8) 電子回路の素子（トランジスタ、抵抗器、コンデンサなど）や配線などをSiチップ上に形成するためのパターン図。たとえばn型拡散処理する領域と、処理しない領域とを区分する図形が描いてある。

クルをコピーし、ICを製造するためのマスクを作る。製造に使うマスクを「ワーク・マスク」と呼ぶ。

レチクルは、パターンの最小幅、つまり分解能（隣接する2本の線が識別できる最小の線幅）をいかに微細にできるかがポイントである。ICチップの面積を小さくするための決め手になるからだ。電子回路の規模が大きい、つまり素子数が多いICになればなるほど、レチクルに描かれる回路パターンは複雑になる。パターンの最小線幅が狭ければ狭いほど、同じ面積

に多くの回路を盛り込めるのである。

このなかで注目されたのが、電子ビーム露光装置だった。電気試験所(現在の電子技術総合研究所)と日本電子が1967年に共同開発した装置が世界初となる。

当初は、レチクルを使わずに、Siウエーハ上に直接、電子ビームで回路パターンを描こうとした。パターンの最小線幅は $1\mu\text{m}$ と、当時としては驚異的な細さだった。ただし描画速度が遅いため実用的ではない。ICを1個1個順番に作っては量産には向かないからだ。加えて、この技術を実用化するような環境も整っていなかった。

1976年になると「超LSI技術研究組合」が設立され、4年間の期限で研究することになった。

これは、IBM社のFS(Future System)計画に刺激されて、ICの基礎研究をするために、通産省を中心に半導体メーカなどが集まって作った組織である。そのときの開発目標に、微細加工するための電子ビーム(EB: electron beam)描画がある。この研究に電気試験所の装置が役立った。

研究成果として、電子ビームをレチクルに描画してパターンを形成する方法が開発されている。それまではレーザー光によってマスク・パターンを描いていた。同時に、電子ビーム露光に適するレジストの開発も東レなどとの共同で行なわれた。

すでに、レチクルに直接描画するための電子ビーム露光装置は1974年に日本電子が開発した。米国では1975年に米パーキンエ

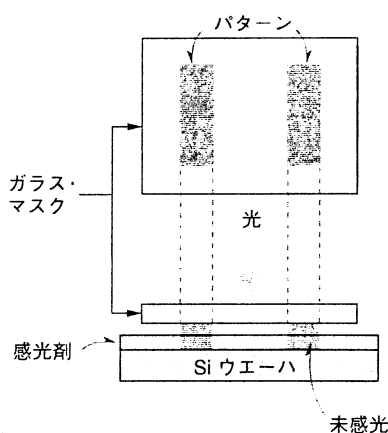
ルマ社が発売している。ベル電話研究所も米イーテック社と共同でEBES(Electron Beam Exposure System: 電子ビーム露光システム)の開発を進めており、イーテック社が「MEBES」という製品名で売り出し、1977年には日本にも輸入されている。

このように電子ビーム露光技術に関しては、ほとんどの技術が日本で開発されたといってもよいだろう。現在では、レチクルは電子ビーム露光で作られている(図3)。

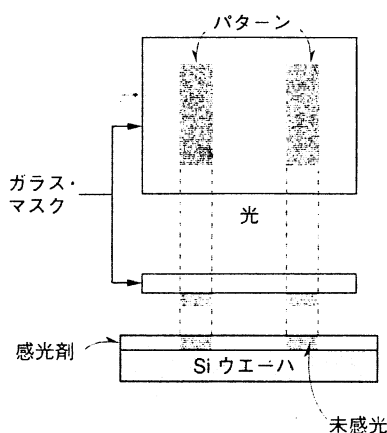
技術革新が激しかった露光装置

露光技術は、ワーク・マスクに光を当てて、Siウエーハ上に回路パターンを転写する技術である(図4)。技術的には、いかに細い線を正確に描けるかがポイント

(a) 密着露光



(b) プロキシミティ



(c) ステップ

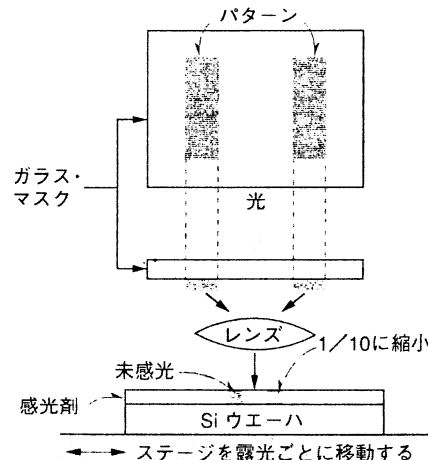


図4 露光技術の進展

ここでは三つの方法を紹介する。密着露光はSiウエーハにガラス・マスクを密着させて露光する(a)。何回か使用しているうちにガラス・マスクに傷がつきやすいという欠点がある。(b)のプロキシミティは、ガラス・マスクとSiウエーハの間に少し離すため、傷はつきにくい。ただし露光のときの光の平行度が必要になる。現在主流のステッパが(c)である。より精度を出すためにガラス・マスクの回路パターンを1/10に縮小して露光する。1回の露光で1カ所しか処理できないので、ステージ(下の台)を動かしながら露光を繰り返す。このためステップ・バイ・ステップと呼ばれ、これを略してステッパという。

だ。

まず実用化されたのが、感光剤を塗布したSiウエーハにワーク・マスクを密着させて露光する「密着露光」である(図4(a))。

1965年には米エレクトログラス社の製品が日本に輸入されている。その後、1970年には米キャスパー社、1974年には米コビルト社の製品もそれぞれ輸入された。

しかし、密着露光だと、ワーク・マスクに傷がつきやすいことから、ワーク・マスクとSiウエーハの間を若干離したプロキシミティへと変わった(図4(b))。プロキシミティはレンズ技術の粋を集めた露光方法で、米パーキンエルマ社が1974年に開発し製品化した。同じ年にキヤノンも製品化している。その後、ミラー・プロジェクション・アライナへと移っていく。

一方、ICの発展のなかで、ますます線幅の微細化が望まれていた。ここに新しく登場した露光技術が「ステッパ」である。これは光をレチクルに当て、感光剤を塗布したSiウエーハ上に回路パターンを1/5～1/10に縮小投影するという方法である。ステップ・バイ・ステップで露光していく(図4(c))。この方法によってICの線幅は一段と細くできた。

ステッパ装置は、1975年にキヤノンが実験用装置を開発し、1978年にはニコンが実用機を製品化した。同年には米GAC社が日本での販売を始めている。現在、ステッパ装置の市場では、キヤノンとニコンが強く、この2社が世

界を制覇しているといってもよいだろう。

さらに、ウシオ電機が1977年にステッパ向けの高圧水銀ランプを開発した。

微細化のためには光源の光の波長は短いほうがよい。当初は、水銀ランプのg線(波長436nm)を使っていたが、設計ルール0.5 μ mの時代^{注9)}にはi線(365nm)へ、さらにエキシマ・レーザ(254nm)やx線(0.4nm～1nm)やSOR(シンクロトロン放射光)による露光が注目されるようになってきた。

短い波長にするのではなく、違うアプローチもある。光の位相を利用した位相シフト法がそれだ。

ICの進展を支えたのは、ここで紹介した製造装置のほか、実装技術、設計技術、測定・評価技術、信頼性技術などがある。こういった周辺技術の進歩がなかったら、ICの急速な発展はなかっただろう。

集積密度の向上は驚異的だ

J.キルビーが考案したバイポーラICはわずか5個の素子をGeチップ上に集積しただけだった。R.ノイスのプレーナ、素子間分離、Al配線といった技術が導入され、バイポーラICの概念が固まったのは1957年のことだった。

注9) 設計ルールが0.5 μ m以下の場合には、熱によるレチクルの膨張が問題になり始める。そこでレチクルにはSiにきわめて近い材料の石英を使う。加えて、露光室の温度を0.01℃の変動範囲に抑えるなど驚くべき工夫がなされている。

1962年にはMOS ICの回路構成が発表された。1965年にはpMOS ICやnMOS ICが製品化された。

その後、CMOS回路が提案され、現在ではほとんどのICがCMOSで作られている。だがこれが究極ICとはならないだろう。新たな技術が登場してくるに違いない。ここではIC設計の変遷について述べてみよう。

まずバイポーラICが実用化へ

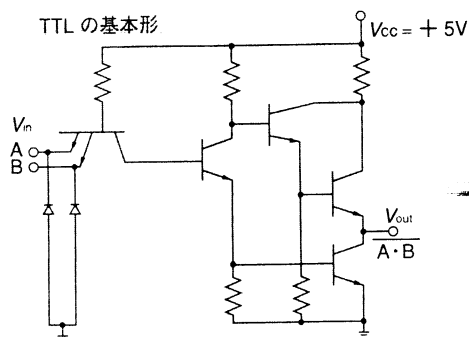
ICが誕生したころ、IC化した電子回路はバイポーラ・トランジスタで構成していた。ICを作るには、まず直径100mm(現在は200mm)の単結晶化されたSiのインゴット(鑄塊)をダイヤモンド・ソー(半導体基板の切断装置)によって輪切りにし厚さ0.3mm～0.5mmのウエーハ(半導体基板)を得る。1枚のウエーハから数百個のICチップを切り取るのである。

さて、一つのICチップ表面には電子回路を構成するバイポーラ・トランジスタやダイオードなどの素子が電氣的に干渉しないように形成してある。素子をpn接合や絶縁体などで分離することをアイソレーションと呼ぶ。

バイポーラICでは、フェアチャイルド社のRTL(resistor transistor logic)回路や、TI社のTTL(transistor transistor logic)回路といったトランジスタ動作の飽和領域を利用した標準論理ICが開発された(図5)。

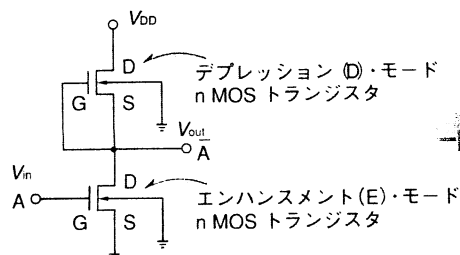
その後、いっそうの高速化をねらったECL(emitter coupled logic)回路で構成した標準論理ICが開

(a) バイポーラ IC

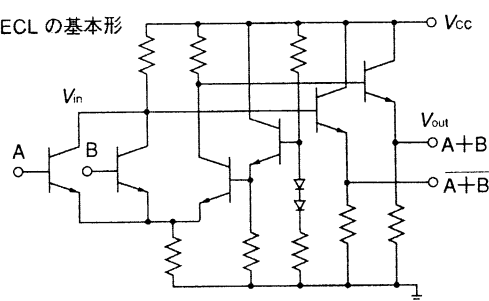


(b) MOS IC

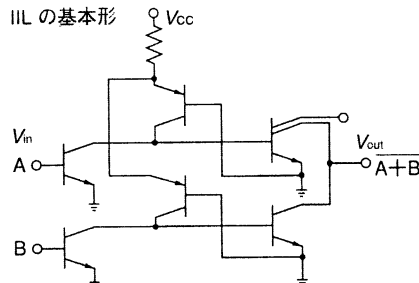
E/D MOSの基本形



ECLの基本形



IILの基本形



CMOSの基本形

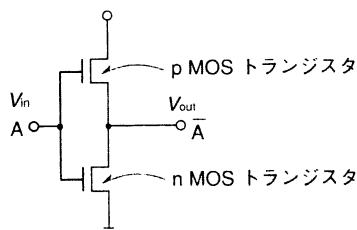


図5 標準論理回路の基本形

ICはバイポーラICとMOS ICに大別される。バイポーラICは高速化、高精度化に向く(a)。ただし製造工程が複雑で、消費電力が大きくなるという弱点がある。まずTTL (transistor transistor logic) が開発され、次に高速化をねらったECL (emitter coupled logic) や、低消費電力のIIL (I²L: integrated injection logic) が開発された。MOS ICは集積密度を高められ、消費電力が少ない(b)。このため現在は、ほとんどのICがMOS ICである。特にCMOSの登場によってMOSが主流の座を獲得した。

発された。「10k シリーズ」、
「100k シリーズ」と呼ばれる製品群がある。

こういった標準論理ICの登場によって、電子機器のデジタル化が急速に進む下地ができたのである。とはいえ、バイポーラICは消費電力が大きいという問題が常につきまとっていた。

低消費電力化に向けた技術競争

これに対しMOS ICは、消費電力を低く抑えられるという強みがある。加えて、アイソレーションが容易ということもある。

MOS ICは基板を接地すれば、

自動的に逆バイアスとなり素子が分離できるため、特別なアイソレーション工程の必要がない。このため表面積を有効に利用でき、集積する素子の密度を高められる。

ただし実際には、寄生のMOS トランジスタが動作することがあるため、これを防止するためのチャネル・ストッパが必要となり、表面積が大きくなる(図6)。

CMOSは、pチャネルMOS トランジスタとnチャネルMOS トランジスタを組み合わせたレッシュヨレス回路で構成するため、pウェルが必要となる。このため、集積密度を高めにくくなる、ラッチ

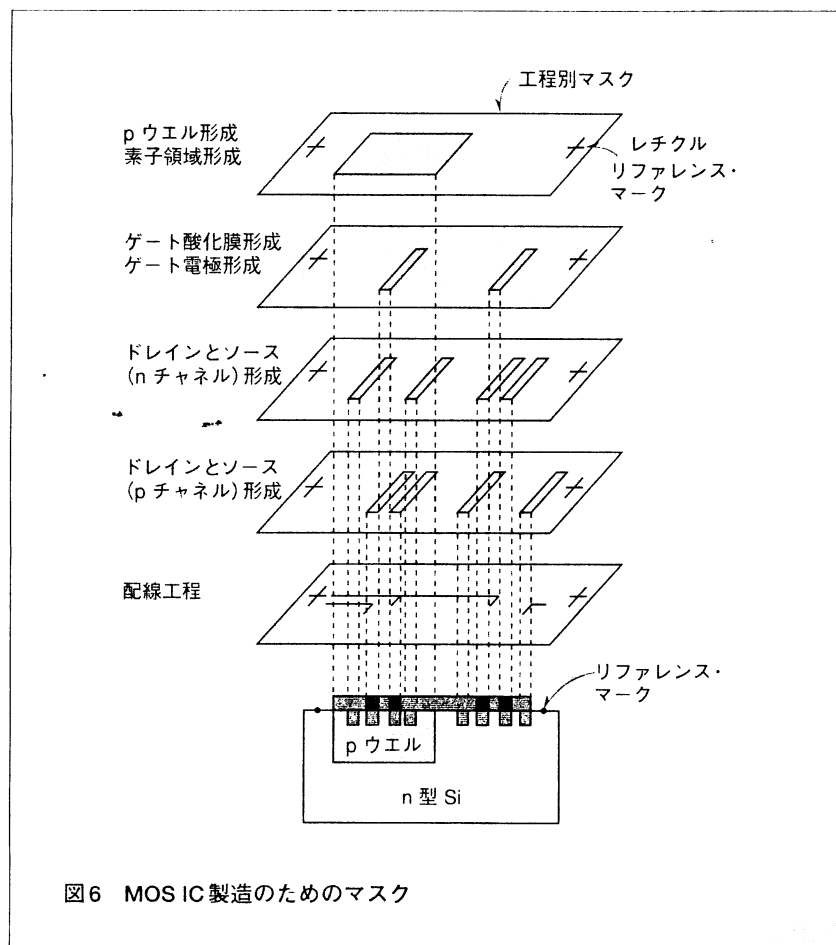
アップが生じやすいという問題が指摘されていた。

とはいえバイポーラICに比べると簡単に素子を分離できることは間違いない。

こんなに作りやすく、しかも消費電力が少ないなら、瞬く間にバイポーラからMOSへという移行が進んだのか、という点必ずしもそうではなかった。

というのは、MOS ICには、いくつかの弱点があったからだ。すなわち、信頼性に問題がある、静電気に弱い、周波数特性が良くない、といったことである。

潜在能力の大きいMOS ICをい



かにもものにするか。1965年には米GME社がpMOS ICを、1968年には米RCA社がnMOS ICを開発している。さらにGME社は、従来のAlゲートに代えてSiゲートにしたMOSトランジスタを1969年に発表した。これによって集積密度と周波数特性が改善されたのである。

pMOS ICの電卓が登場したのは1967年のことである。電卓用のICが次々とカスタム設計（ユーザ専用設計）され、日本メーカーの電卓に採用された。製品に組み込まれたことで、MOS ICの信頼性は問題ないということを世界中の技術者に知らしめたのである。

加えて、1962年に考案されたCMOS技術が、pMOS ICやnMOS ICに比べて、いっそう低電圧化や低消費電力化できることがわかった。CMOS技術を使えば電池1個で腕時計用ICを動作させられるのではないかと話題になった。

一方、バイポーラICも進化していた。1971年、ワイルドマンは、IIL (integrated injection logic) というアイデアを発表した。1972年には、独IBM社とオランダ・フィリップス社がそれぞれこの構造のICを開発している。

IILは、バイポーラICのTTL回路と比較して消費電力を1/10以下に抑えられ、素子の密度を10

倍以上にでき、アナログ回路もデジタル回路も同一チップ上に形成しやすいということから注目を集めた。

バイポーラICが改良されているとはいえ、時代はCMOSへと向かっていく。1971年にはCMOS ICを搭載した液晶ディスプレイ付き腕時計が完成し、この時点からCMOS ICが主流になっていくのである。

ではバイポーラICがなくなるのか、というとそうではない。現在でもアナログ回路にはバイポーラIC技術がかなり使われている。たとえば、テレビ受像機やVTRの信号処理回路はバイポーラICだ。高速の標準論理ICのシリーズであるECLもバイポーラIC技術である。

バイポーラ・トランジスタとCMOS技術の両方の特徴を生かすためのバイポーラ-CMOS技術もある。高速、高精度が必要な回路にバイポーラ・トランジスタは生き残るのではないだろうか。

MOSに対する画期的な技術

1966年、オランダ・フィリップス社の技術者E.クーイは、ICチップ表面の平坦化技術を考案し特許を申請した。この技術はMOS ICの製造工程において重要な技術となった。

これはSi₃N₄膜がほとんどO₂を通さないという性質を利用して選択拡散を行ない、ほとんどの表面が平坦な状態で個々の素子(MOSトランジスタ)を分離する方法である。これを「LOCOS (local oxidation of silicon)」と名付

けて発表した。「ロコス」と読む。

さらに3年後の1969年、伊SGS（現在はSGSトムソンマイクロエレクトロニクス社）は、 Si_3N_4 膜をマスクとして用いてMOSトランジスタを作るプラノックス法を電子デバイスの国際学会IEDM（International Electron Device Meeting）で発表している。このようにMOS IC技術は一步一步発展していった。

MOSのスケーリング則

MOSトランジスタはどのようなすれば特性が向上するのだろうか。1974年、R.デナードはスケーリング（比例微細化）則を発表した（図7）。

次のような内容である。MOSトランジスタの寸法を $1/k$ 、不純物濃度を k 倍、電圧を $1/k$ に同時に実行すると、MOSトランジスタの消費電力は $1/k^2$ に、容量は $1/k$ に、集積密度は k^2 倍になる。良いことばかりではなく、しきい電圧と配線抵抗が k 倍になってしまうというマイナスもある。

実際、その後の技術の進展をみると、この法則に従ってMOSトランジスタの微細化が進められ、集積密度はどんどん向上した。

1975年、米インテル社の会長G.ムーアは、「これまでにチップ面積を大きくすることによって20倍、微細加工技術によって30倍、素子の構造と回路の工夫によって100倍に集積密度が向上した。将来は、スケーリング則による微細加工技術が集積密度向上の中心となるだろう」と予測している。

ムーアの予測通りに発展するIC

このムーアの予測通り、ICは発展しそうだ。

MOSトランジスタではゲート電極の幅をゲート長という。ゲート長または配線の最小線幅は露光のときの最小パターンに相当することから、この加工寸法を「設計ルール（デザイン・ルール）」と呼ぶ。

1993年ころの設計ルールは $0.5\mu\text{m}$ だったが、1995年には $0.35\mu\text{m}$ 、1997年には $0.25\mu\text{m}$ へと小さくなってきた（図8）。2000年には $0.18\mu\text{m}$ になるという。

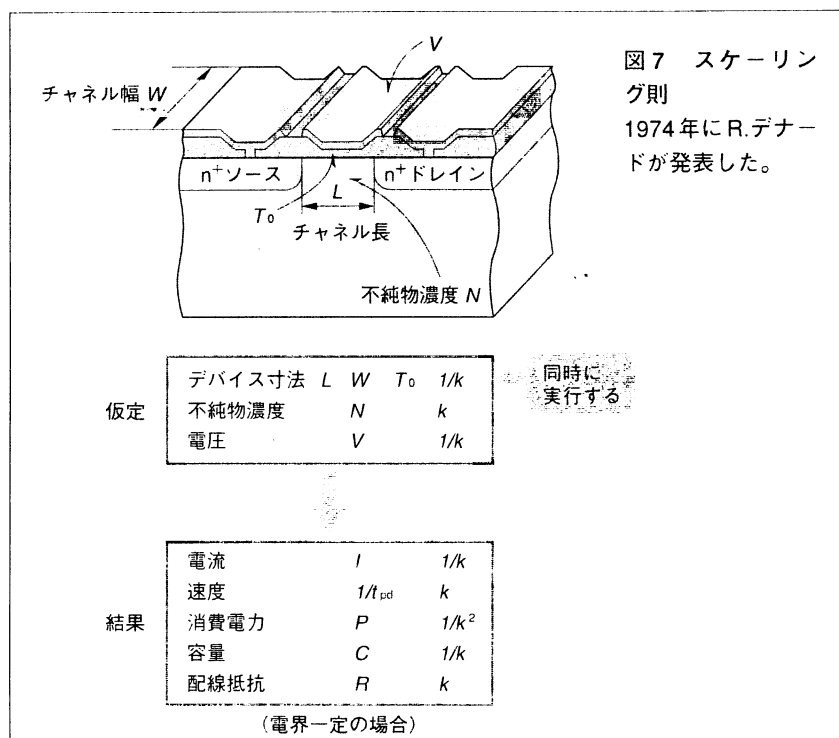
DRAM（dynamic random access memory）の記憶容量でいうと、1Gビットまたは4Gビットの時代になる。

微細化とともに動作電圧も $+5\text{V}$ から $+3\text{V}$ へと下がったが、2000年には $+1.5\text{V}\sim+2\text{V}$ になるという。

競争が日本と米国の技術を発展させる

1959年にICが発明され、世界中のエレクトロニクス産業に大きな変革をもたらした（p.346の『アイシー』って、いったい何？」参照）。IC化することの効果と、ICの応用範囲の広がりが認識されるにつれ、産業にとって不可欠な技術であることが明らかになるにつれ、日米間に半導体摩擦が発生する。

1965年ころから米国では、ICを使ったコンピュータなどの電子機器が続々と開発され、新たな市場を形成しつつあった。やがて、米国のエレクトロニクスは大きな発展を成し遂げるが、この飛躍の背景には、ICの設計技術を開発しただけでなく、製造装置の開発も同時に平行して進められたことが大きかったことは、これまで述



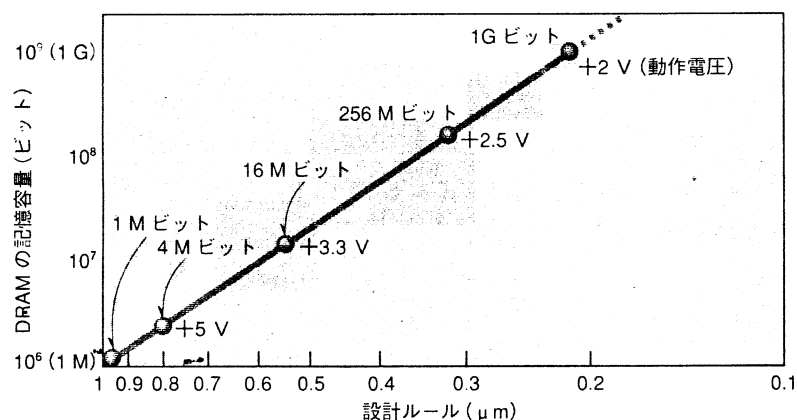


図8 設計ルールとDRAM容量の関係

べた通りである。

そのころの日本の半導体産業は、まったく米国に歯が立たなかった。象徴的な事件が1973年に起こっている。IBM社のFS計画を巡る事件がそれだ。

IBM社は反トラスト法（独占禁止法）違反で告訴されていた。その裁判のなかで1980年代になると1MビットのDRAMを実用化するという計画が明らかになったのだ。

1971年、1KビットDRAMの開発にインテル社が成功したが、わずかその数年後のことなのだ。当時すでに、コンピュータ技術者は、磁気メモリに代わる半導体メモリの時代が到来するのではないかと注目し始めていた。そんな時代に、1000倍の記憶容量をもつ1MビットDRAMを開発するという発想はだれもが現実的ではないと思っていたに違いない。

この計画を聞いた世界の関係者が驚きの声をあげたことはいうまでもない。

1970年代初期、まさに米国は半導体産業だけでなく、半導体を利用した電子機器の開発でも、世界のトップに君臨していたのである。日本はびっくり仰天すると同時に、打開策を検討し始めた。

日本はいかにしてこのギャップを埋めようとしたのだろうか。まず通産省の音頭のもと、日本の代表的コンピュータ・メーカーであり、半導体メーカーでもある5社が共同で「超LSI技術研究組合」を設立した。そしてICの開発目標をIBM社と同じ1MビットDRAMに絞ったのである。日本は、目標がはっきりすると、きわめて強い力を発揮する。

実際、電子ビーム露光装置など新しい半導体製造技術が次々と開発された。やがて、超LSI技術研究組合、ならびに半導体メーカーの成果を結集し、1979年に1MビットDRAMまではいかないが、64KビットDRAMが誕生したのである。世界のコンピュータ・メーカーはこのメモリに注目した。

もちろん米国も64KビットDRAMの開発を進めていた。ところが、製造技術が確立されていないため、歩留まりが低く生産数量が確保できなかった。しかも電気特性も良くない。日本製64KビットDRAMは、特性と価格で、米国のメモリに決定的な差をつけたのである。

米国のコンピュータ・メーカーは競って日本からメモリを輸入し始めた。日本の半導体メーカーはこれに対応するため、生産規模の拡大に向けて次々に工場を新設している。瞬間に、日本の64KビットDRAMは世界市場を制覇したのである。

この状況を見て、米国の半導体メーカーは戦力を建て直し再挑戦を試みたが、日本に到底太刀打ちできなかった。ついに、日本と米国の立場が逆転したのだ。

だが米国も黙ってはいない。猛烈に超LSI技術研究組合を非難した。「日本は政府先導の『日本株式会社』を作り、カネに糸目を付けずに開発している。民主的でない」と…。

半導体市場を巡り日米が険悪に

日米半導体摩擦はいったいつごろから始まったのだろうか。

実は日本が64KビットDRAMを開発する前の1977年ごろから日米通商問題として燦り始めていた。

この年、米国の有力な半導体メーカー5社はSIA（米国半導体工業会）を結成している。特に事件として大きくなり始めたのは、米AMD（Advanced MicroDevices）

社の社長であるJ.サンダースが半導体関税問題で対日批判したときからだといわれている。

1981年、SIAは日本に対し関税の引き下げを要請した。日本政府が関税を引き下げることにして、合意している。のちに、この関税は日米間で撤廃された。

この程度で日本の勢いは止まらない。日本の半導体生産はますます活況を呈しており、当時、最も代表的な製品である64KビットDRAMでは世界市場の70%を占めていた。やがて、日本の半導体生産は米国を追い越し世界一の座についた。

米国半導体メーカーは苦境に陥り、11社中9社が半導体メモリから撤退している。ついに1985年5月、SIAは通商法301条（貿易相手国不公正取引慣行に対しての報復）に基づき、日本は64KビットDRAMでダンピングしているとUSTR（米通商代表部）に提訴したのである。

米商務省はただちに調査を開始した。この結果、ITC（国際貿易委員会）はクロと仮決定すると同時に、米国は1985年12月、日本製64KビットDRAMにダンピング防止課税を課すると、仮決定する。日米関係は険悪になりつつあった。さらにこの決定は、開発予定のEPROM、256KビットDRAMにも及ぶと日本に迫まっている。

仮決定に基づき、米商務省は64KビットDRAMのダンピング率は13.48%～33.43%の範囲にすると発表したのだ。

産業への影響が大きいとみた通

産省は米国のヤイターUSTR代表と1986年5月26日急きょ会談をもった。このとき、ダンピング提訴を取り下げる代わりに、米国市場において価格監視システムを導入することと、日本市場において外国製半導体の市場シェアを拡大するというので、大筋合意しそうな雰囲気にあった。

この年の7月、半導体のダンピング防止に関する日米半導体協定は締結されたが、内容について双方の言い分はまったく異なっていた。

すなわち、米国側は「日本市場における外国製半導体のシェアを20%以上にする」という目標を明確に定めたと主張し、日本側は文章に明記しない「努力目標だ」と言い張った。これに対しGATT（関税貿易一般協定）やEU（欧州連合）は数値目標そのものが違反だと日本の言い分を認めている。

この協定がその後、日本を苦しめることになる。1987年3月、香港では米国の調査官が商社員に成りすまして、おとり捜査の目的で沖電気工業から64KビットDRAMを不当に安く購入し、日本はダンピングをしていると非難した。

この結果、1987年4月、米国は協定違反を理由にパソコンなど3種の電気製品に100%関税を課するという制裁に出たのである。制裁は1991年まで続いた。この間、日米間の摩擦がさらに拡大することを恐れた日本のエレクトロニクス・メーカーは、自社で半導体生産しているメーカーも含めて積極的に米国製半導体の購入に走ってい

る。

努力の甲斐があって、日本市場における外国製半導体のシェアは16%から30%へと急増している。1991年にこの協定は延長されたあと1996年7月31日に失効している。

新しい局面を迎える日米半導体

半導体協定は再び延長しないと、1995年10月、当時の橋本通産相はカンターUSTR代表に表明している。

このころ、米国と日本の有力半導体メーカーの間で、新しいメモリの開発提携が相次いでおり、米国半導体メーカーのなかには「協定を延長しようがしまいが、事業展開になんの関係もない」というところまでできた。1986年と1995年とでは日本を取り巻く環境は著しく変わっていたのだ。

この間に、DRAMは64Kビットから256Kビットへ、さらに1Mビットへと進んでいる。1974年にIBM社が夢の1MビットDRAM計画を打ち立てた10年後の1984年、ついにNTT（日本電信電話）、NEC、日立製作所がそれぞれ1MビットDRAMの開発に成功している。

やがて、4Mビット、16Mビットへと大容量化が進んだ。いま日本は、DRAMでは韓国メーカーの激しい追い上げにあい、マイクロプロセッサでは米国メーカーに遅れを取っている。

ここにきて半導体の開発は国策化の様相を呈してきている。

米国は、かつての日本と同様に半導体業界が結束しSEMATECH

(半導体製造技術研究組合) や SRA (半導体技術開発会社) を組織し、技術開発に力を注いだ。目標は、メモリは日本に任せ、新しい方向を模索するという内容だった。そこからメモリに代わる IC 技術として、マイクロプロセッサや ASIC (application specific IC) が誕生してきている。特に、IC 設計における CAD (computer aided design) やシステム・オン・チップなどの技術開発が進んだ。

欧州も大手半導体メーカがコンソーシアムを組みメモリの開発を分担するというをやった。韓国も膨大な設備投資と価格戦略で世界のメモリ市場に食い込んできている。台湾も半導体の開発力をつけてきた。

このような状況で、日米半導体交渉が1996年7月29日からカナ

ダのバンクーバーで始まった。日本は協定の廃止などを主張した。これに対して、米国は協定廃止を決めた途端にシェアが下がると懸念した。一部の米国半導体メーカはさらなる協定延長の必要性を訴えていた。

この交渉にはバーシェフスキー USTR 代表代行と塚原通産相が当たっている。交渉はついに時間切れとなったが、丸1日たった8月2日未明に合意した。合意内容は協定の延長ではなく、共同声明のかたちで発表された。

この声明によると、日本政府の役割は大きく後退して単に監督に徹し、実質的なことは業界にゆだねるという内容だった。

すったもんだの末ようやく結着したが、これですべてが終わりとはいかないだろう。共同声明はと

もかく、日本の半導体技術は、どの方向に進むべきか、きわめて重大な局面を迎えている。

いままでの経過を振り返ると、常に日米間では半導体の市場と技術開発を巡り、激しい競争が繰り返されてきたことがわかる。

だが、日米の開発スタンスは著しく異なっている。米国は常に未知へのチャレンジを指向したのに対して、日本は既知の技術展開しかできていない。

日本のエレクトロニクスが21世紀に向けて世界に飛躍するためには、殻を破るユニークな技術者の出現が望まれている。

参考文献

- 1) 平山秀雄,『わが回想録(一),(二)』,電波新聞社,1990年12月。
- 2) 沖電気工業編,『100年のあゆみ』,沖電気工業,1981年11月。

「アイシー」って、いったい何?

アイシー (Icy?, IC?, I see?) って、いったい何だろう。いまどきこんな質問をしたら、何を寝ぼけたことを言っているのだろう、と思われるかもしれない。

いまでは「IC」くらい子どもだって知っている。テレビ・ゲームと切っても切れない関係にある子どもたちにとって、ICは友だち、あるいは玉手箱のように大切なものだろう。別に中身がわからなくてもよいのだ。

若者向けのゲーム機には、先

端技術の粋を集めて開発した新しいICが採用されてきた。新しいゲーム機が登場するたびに、新しいICが開発されてきたことを子どもたちは知っているのだろうか。

理科離れが叫ばれる今日、ゲームをきっかけにICの中身など先端技術に興味をもつ子どもたちが出てきてほしいものだ。いまこそ、技術者は夢のある技術を開発し、それを一般に広める努力をしなければならない。技術者は大いに夢を語るべきだ。

多くの大人たちは、ICは玉手箱のような電子部品で、神業的な能力をもつ魔法の箱と考えている。ICさえあれば、実現できないものはないと思っている人もいる。IC開発者がICの能力を引き出すために血のにじむような努力を重ねて開発していることを意識している人は少ないだろう。

子どもも大人もICは無限の力をもつスーパーマンだと思っている。こう思われるのもIC開発者の努力のおかげなのだ。

- 3) 日本電子機械工業会編、『電子工業20年史』、日本電子機械工業会、1968年9月。
 - 4) 松下電器産業編、『社史松下電器激動の10年』、松下電器産業、1978年5月。
 - 5) NEC編、『最近10年史、創立80周年記念』、NEC、1980年2月。
 - 6) NEC編、『70年史』、NEC、1972年7月。
 - 7) 日本放送協会編、『日本放送史(上)、(下)』、日本放送協会、1965年12月。
 - 8) 日本放送協会編、『放送50年史』、日本放送協会、1977年3月。
 - 9) NHK放送技術研究所編、『研究史'80~'90』、NHK放送技術研究所、1991年9月。
 - 10) 日本放送協会編、『50年史』、日本放送協会、1981年3月。
 - 11) 東京芝浦電気編、『東芝100年史』、東京芝浦電気、1977年3月。
 - 12) 日立製作所編、『日立製作所(1)、(2)、(3)、(4)』、日立製作所、1980年12月。
 - 12) 城阪俊吉、『科学技術史』、日刊工業新聞社、1990年7月。
 - 13) ソニー、『ソニー創立40周年記念誌』、ソニー、1986年5月。
 - 14) 日本ビクター、『日本ビクターの60年史』、日本ビクター、1987年9月。
 - 15) 松下電器産業、『松下電器50年の略史』、松下電器産業、1968年5月。
 - 16) 日本放送協会編、『放送50年史、資料編』、日本放送協会、1977年3月。
 - 17) 小松左京、堺屋太一、立花隆、『20世紀全記録』、講談社、1987年9月。
 - 18) 日経エレクトロニクス編、『エレクトロニクス50年史と21世紀への展望』、日経マグロウヒル社、1980年11月。
 - 19) CMOS D. H. 編集委員会編、『CMOSデバイスハンドブック』、日刊工業新聞社、1987年。
 - 20) 電子通信学会編、『LSIハンドブック』、電子通信学会、1984年。
 - 21) 半導体H.編集委員会編、『半導体ハンドブック』、オーム社、1977年。
 - 22) 菅野卓雄、『集積回路ハンドブック』、朝倉書店、1981年。
 - 23) 相田洋、『電子立国日本の自叙伝(上)、(中)、(下)、(完結)』、日本出版協会、1991年。
 - 24) 中川靖造、『日本の半導体開発』、ダイヤモンド社、1981年。
 - 25) 馬場玄式、『最新デバイス事典』、ラジオ技術社、1976年。
 - 26) 菊池誠、『苦きエンジニアへの手紙』、ダイヤモンド社、1990年。
 - 27) 垂井康夫、『ICの話』、日本出版協会、1982年。
 - 28) 菊池誠、『トランジスタ』、六月社、1959年。
 - 29) 柳井久義、永田稔、『集積回路(1)、(2)』、コロナ社、1979年。
 - 30) 星合正治、島村道彦、『電子とその作用』、オーム社、1956年。
 - 31) 徳山巍、橋本哲一、『MOS LSI製造技術』、日経マグロウヒル社、1985年。
 - 32) 吉田梅次郎、『半導体物性工学』、昭晃堂、1963年。
 - 33) ダニエル・I・オキモト、F. B. ワインスタイン共著、菅野卓雄、土屋政雄共訳、『日米半導体戦争』、中央公論社、1985年。
 - 34) 瀬見洋、『日米半導体戦争』、日刊工業新聞社、1979年。
 - 35) 菊池誠、『半導体の話』、日本出版協会、1967年。
 - 36) 天野伸一、『インテル急成長の秘密』、につかん書店、1993年。
 - 37) プレスジャーナル編、『日本半導体年鑑』、プレスジャーナル社、1987年。
 - 38) 工業調査会編、『超LSI製造・試験装置ガイドブック』、工業調査会、1989年。
 - 39) Sze, S.M., *Physics of Semiconductor Devices*, John Wiley & Sons, Inc., 1950.
 - 40) Shockley, William, *Electrons and Holes in Semiconductors*, D. Van Nostrand Co., Inc., 1950.
 - 41) Hodges, David A. and Jackson, Horace C., *Analysis and Design of Digital Integrated Circuits*, McGraw-Hill Book Co., 1988.
 - 42) Shea, Richard F., *Transistor Circuit Engineering*, John Wiley & Sons, Inc., 1957.
 - 43) Bardeen, J. and Brattain, W.H., "The Transistor: A Semiconductor Triode," *Physical Review*, no.74, vol.230, June 1948.
 - 44) Shockley, W., Pearson, G.L. and Sparks, M., "Current Flow across n-p Junctions," *Physical Review*, no.76, vol.180, July 1949.
 - 45) Shockley, W., "Electrons and Holes in Semiconductors," *Bell System Technical Journal*, vol.28, no.435, 1949.
 - 46) Kromer, H., *Archiv der Elektrischen Uebertragung*, no.8, vol.223, 1954.
 - 47) Shockley, W., "Unipolar Field-Effect Transistor," *IRE Issue*, 1952.
 - 48) Shockley, W., "The Theory of PN Junction Transistors," *Bell System Technical Journal*, no.28, vol.70, 1949.
 - 49) Kahng, D. and Atalla, M.M., "MOS Transistor," IRE Solid-State Device Research Conference, 1960.
 - 50) Spence, Eberhard, *Electronic Semiconductors*, McGraw-Hill, Inc., 1958.
 - 51) Abraham, C. and Harry, O., *Theory and Applications*, McGraw-Hill, Inc., 1955.
 - 52) Hall, X., "Recrystallization Purification of Ge," *Physical Review*, no.78, vol.70, 1950.
- このほか、『朝日新聞』、『電波新聞』、『日本経済新聞』の各紙、および『電子技術』(日刊工業新聞社)、『日経エレクトロニクス』、『日経マイクロデバイス』(以上日経BP社)、『ラジオ技術』(ラジオ技術社)、『電子材料』(工業調査会)、『電子情報通信学会誌』(電子情報通信学会)の各誌を参考にした。